

Automatisk konfigurerering af CPU-kerner

Patenteret designværktøj fra engelske ARC-automatiserer konfigureringen af CPU kerner i SoC-design, så man på få minutter kan få en fuldt optimeret og fejlfri processorkerne

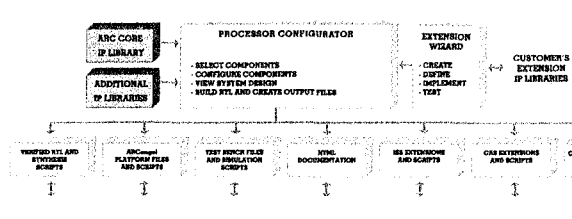
Det er stadig en udbredt opfattelse blandt mange chipdesignere, at brugen af konfigurerbare CPU kerner gør designet mere besværligt og kræver mere omfattende verificering og øger risikoen for ikke at opnå et korrekt design i første forsøg.

Denne opfattelse er i mange tilfælde ubegrundet, fordi leverandørerne af konfigurerbare CPU-kerner stærkt bestræber sig på at kunne tilbyde designværktøjer, som automatiserer designprocessen, så CPU-designet kan implementeres stort set fejlfrit og på kort tid.

Denne er blandt andet tilfældet med processorerne fra engelske ARC International (www.arc.com), som har udviklet et designværktøj, med betegnelsen ARChitect, der sætter designerne i stand til at bygge og fintune en CPU på få minutter. ARC har i øvrigt for nylig opnået et amerikansk patent for denne konfigurerbare teknologi.

ARChitect værktøjet har været under udvikling gennem ti år, og det nyligt opnåede US patent vil yderligere understrege ARC's position som førende inden for konfigurerbar CPU-teknologi. Denne konfigurerbarheden revolutionerer SoC-designet og giver designerne fuld kontrol

ARChitect™ Processor Configurator



Blokdiagram over ARChitect konfigurationsværktøjet

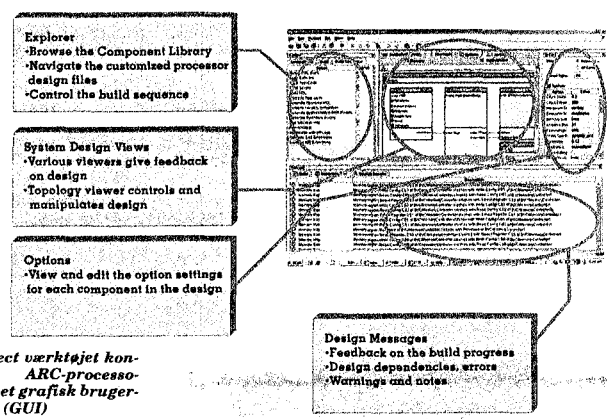
lige SoC-design. Det gøres ved at vælge FPGA target i ARChitect's systemside, hvorved der genereres et komplet sæt af Synplicity scripts til Xilinx FPGA'en i ARCangel FPGA-emuleringsystemet.

Disse scripts giver mulighed for softwareemulering med høj hastighed og for "what if" test af forskellige konfigurationer. Desuden giver de mulighed for hurtigt at oversætte ARC-processorens RTL-kode til andre kundespecifikke FPGA-emuleringskort.

Af Jørgen Sarlvit-Larsen (Monterey, Californien)

Konfigurerbare mikroprocessorer er ved at få fodfæste i halvlederindustrien og naturligvis specielt i system-on-chip SoC design. Med konfigurerbare CPU-kerner kan SoC-designerne præcist optimere processorerne til deres applikationer og derved undgå det CPU-overkill i performance og spild af siliciumareal, som ofte er tilfældet med CPU-kerner med faste funktioner. CPU-kerner og især konfigurerbare CPU-kerner spås en god fremtid inden for SoC-design, fordi mange nye elektronikprodukter i højere grad end tidligere skal være programmerbare og helst i software.

Using ARChitect™: The Graphical Interface



I ARChitect værktøjet konfigureres ARC-processorerne via et grafisk brugerinterface (GUI)

over deres design, da de nu kan bygge en perfekt CPU helt fra grunden, påpegede firmaets president og CEO, Carl Schlachte, på en topkonference for den globale elektronikfagpresse i Monterey, Californien, USA primo marts.

Grafisk brugerinterface

CPU-konfigureringsværktøjet ARChitect er et Java-baseret designværktøj, som giver SoC-designerne mulighed for at udvide en ARC processor via et grafisk brugerinterface (GUI) med træk-og-slip komponenter og peg-og-klik optioner på deres desktop computer. Designerne kan tilføje de egenskaber, der behøves, og udelade andre der ikke er behov for, ligesom værktøjet giver mulighed for at tilføje custom instruktioner.

Foruden at optimere designet med hensyn til chipareal, effektforbrug og performance giver design-

værktøjet også retningslinier for det endelige siliciumareal og krav til hukommelse. Designerne kan konfigurere features omkring CPU-kernen, såsom type og størrelse af cache hukommelser, DSP-substem, timere og debug komponenter samt egenskaber indeni kernen såsom type og størrelse af registre, adressebredder og instruktionsoptioner.

- Denne fintuning af CPU-kernen er værktøjets virkelige styrke, og den gør det muligt at designe ARC-processorer, som er mindre og kræver lavere effekt end andre kerner med faste funktioner, forklarede ARC's solution architect, Gagan Gupta.

Skræddersyet CPU på 5 minutter

I ARChitect værktøjet anvender brugeren en 4-trins wizard, som gør det nemt at tilføje instruktioner, registre og anden logik, og eliminere risikoen for at in-

troducere fejl i processorlogikken. Værktøjet genererer også al nødvendig konfigurationsinformation til test, dokumentation og efterfølgende udviklingsværktøjer. Når processoren er konfigureret får man ved tryk på en build-knap i værktøjsvinduet en færdig HDL-kildekode i Verilog eller VHDL-sprog og en tilhørende testbench for den pågældende konfiguration.

- På dette stadium har designeren alt, hvad han ville få i en processorkerne med faste funktioner, bortset fra at ARC processoren er skræddersyet eksakt til applikationen. Og hele processen kan udføres på under fem minutter, sagde Gagan Gupta.

For yderligere at accelerere test og softwareudvikling giver ARChitect konfiguratoren mulighed for at emulere designet på systemniveau med eksakt den samme RTL-kode, som vil blive anvendt i det ende-

Femdobler antallet af CPU-kerner

Senest har ARC udvidet sit produktprogram af konfigurerbare 32-bit CPU-kerner med to nye familier, der mere end femdobler antallet af kerner, som firmaet kan tilbyde. De nye ARC 600 og ARC 700 familier er designet i 0,13 mikron teknologi og inkluderer 11 konfigurerbare CPU-kerner, der leveres med præoptimeret størrelse, hastighed og effektforbrug. Enhederne i ARC 600 serien er baseret på en 5-trins pipeline og har en ydelse på 1,3 DMIPS/MHz. Kernerne kan fås med eller uden DSP logik, og visse enheder er optimeret for realtids applikationer. Deres størrelse og lave effektforbrug gør dem velegnet til embeddede applikationer i batteridrevne og prisfølsomme produkter. Den mindste enhed (ARC 605) opererer med en klokkefrekvens på 250 MHz og har et effektforbrug på 0,06 mW/MHz og en chipstørrelse på 0,31 mm².

ARC 700 serien er højtydende 7-trins pipeline kerner med en performance på 1,2 DMIPS/MHz. Alle kerner i serien har DSP funktionalitet som standard og er en velegnet platform til enheder, der kræver embedded Linux operativsystem. Topproduktet (ARC 750D) opererer med en max. clockfrekvens på 400 MHz og har et effektforbrug på 0,13 W/MHz og en chipstørrelse på 1,12 mm². Denne kerne henvender sig til applikationer, såsom 3G mobiltelefoner, set-top bokse, trådløse LAN og spilkonsoller.



ARChitect værktøjet har været under udvikling gennem ti år, og det nyligt opnåede US-patent vil yderligere understrege ARC's position som førende inden for konfigurerbar CPU-teknologi, påpegede Carl Schlachte, der her ses til højre sammen med Gagan Gupta