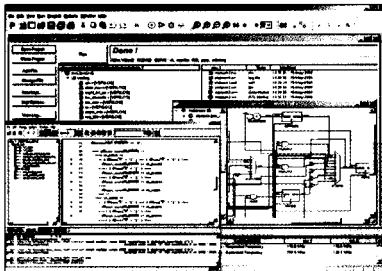


신플리시티, ASIC 프로토타이핑 툴 출시

www.synplicity.com

신플리시티가 단일 FPGA 프로토타이핑 작업을 위한 통합 프로토타이핑 툴인 '신플리파이 프로토 싱글칩 ASIC 프로토타이핑' 소프트웨어를 출시한다.



신플리시티의 통합 프로토타이핑 툴

이는 기존 신플리파이 프로 어드밴스드의 FPGA 로직 합성기능에 아이덴티파이 RTL 디버거의 기능을 통합한 것이다.

신플리파이 프로토는

프로토타이핑을 실행할 때 전체 또는 부분적인 RTL 소스코드 없이 FPGA에서 RTL 코드를 변경할 수 있도록 제작되었다. 즉 FPGA 실행에서 게이트 레벨 구성 요소나 게이트 클럭 트리 구조와 같은 ASIC 구성 요소를 자동으로 인지하여 적절히 변형시키는 것이다. 이는 ASIC 프로토타이핑을 쉽게 만들어 개발시간을 줄이고 성능을 향상시킴으로써 신제품의 시장 출시 기간을 크게 단축시킨다.

한편 디버깅 기능은 사용자가 FPGA 프로 타입에서 문제를 찾아내고 해결할 수 있게 해 준다. 따라서 에러의 발견 및 수정이 가능한 폐쇄 루프(Closed-loop) 환경이 제공되어 ASIC RTL 디버그 시간이 크게 줄고 디자인 기능 결정이 쉬워진다.

이에 더해 신플리파이 프로토는 'HDL 애널리스트' 디자인 비주얼라이제이션 환경을 제공, 디자이너들이 RTL 소스코드와 디자인 도식을 동시에 검토할 수 있다.