

L'INTÉGRATION SYSTÈME DEVIENT UN MUST, MAIS SOUS QUELLE FORME ?

L'intégration système peut s'avérer un vrai casse-tête, pour les fournisseurs comme pour leurs clients. Système sur une puce (SoC) ou système dans un boîtier (SiP), le plus économique n'est pas toujours celui qu'on croit.

SoC et SiP : complémentaires et concurrents à la fois

L'intégration système, ou l'art de faire tenir un système complet dans l'encombrement d'un simple boîtier de circuit intégré. Cette intégration est d'ailleurs de moins en moins uniquement matérielle et recouvre aussi de plus en plus souvent des aspects logiciels (non abordés dans ce dossier). La seule problématique de l'intégration matérielle peut toutefois déjà revêtir de nombreuses formes. SoC, ou système sur une puce (programmable ou non), SiP, ou système dans un boîtier, PoP, ou boîtier sur boîtier (voir par exemple *EI n°612*), en passant par PiP, ou boîtier dans le boîtier, les solutions sont variées et visent toutes au même objectif : répondre au besoin de miniaturisation des systèmes électroniques. Ces solutions apparaissent d'ailleurs tout autant concurrentes que complémentaires. Ainsi le SiP pourra, dans certains cas, être

une première étape avant le développement d'un circuit spécifique complexe, tout comme il ne sera pas rare de voir un SoC dans un SiP.

Deux principaux facteurs de choix

Choisir une solution plutôt que l'autre dépendra tout autant de facteurs économiques que techniques. Et, entre un SoC et un SiP, contrairement à ce que l'on pourrait croire, ce n'est pas toujours le SoC qui sera le plus économique pour les grands volumes, tout comme le SiP pourra être dépassé, y compris pour les petites quantités, comme l'a fait remarquer Christine King, président et CEO d'AMI Semiconductor, lors d'une table ronde fin février à Monterey (Californie)^(*). Et même dans le monde de la faible consommation, le SiP pourra s'avérer une meilleure solution que le SoC



CHRISTINE KING,
président et CEO
d'AMI Semiconductor

« S'il s'agit d'intégrer différentes technologies, alors la meilleure solution est le SiP »

LES PLUS ET LES MOINS DES DIFFÉRENTES APPROCHES

Les principaux avantages des systèmes sur une puce (SoC) sur les autres approches sont au nombre de quatre : grande densité d'intégration, performances élevées, forts volumes, durée de vie.

→ Mais leurs désavantages sont beaucoup plus nombreux, et sont d'ailleurs pour certains des contreparties de leurs avantages. Parmi les principaux figurent le coût et le temps de développement, de plus en plus importants avec le passage aux technologies nanométriques, le coût du circuit lui-même, la difficulté à fabriquer des circuits véritablement mixtes ainsi que la disponibilité de bibliothèques de blocs de propriété intellectuelle dotés d'une interface standardisée, cela en dépit des efforts de nombreux organismes comme VSIA ou OCP-IP.

→ Pour les systèmes en boîtiers (SiP), la situation est

exactement inverse avec intrinsèquement plus d'avantages que de désavantages. Leurs principaux avantages : la souplesse, la rapidité d'accès au marché, le coût plus faible comparé à l'approche intégrée ainsi que la possibilité de mélanger non seulement les types de fonctions, ce qui est également possible en SoC, mais aussi les technologies (Si, GaAs, SiGe). De ce fait, l'approche est adaptée tout autant aux faibles volumes qu'aux grandes quantités.

→ Les SiP n'ont toutefois pas que des avantages. Leurs inconvénients majeurs viennent de la difficulté d'approvisionnement en puces nues testées (KGD, ou *known good dies*) ajoutée au problème posé par le test de ces dernières. Côté performances, les SiP font par ailleurs moins bien que les SoC : ils sont en général plus encombrants et plus gourmands en énergie.

pour des questions de fuites de courant. Avant de choisir, il faudra donc se poser les bonnes questions. « *Qu'est-ce qui est le plus important : faire moins cher ou arriver plus vite sur le marché ?* », interroge ainsi Ron Martino, directeur du groupe Power Architecture chez IBM. *De la réponse à cette question dépendra bien souvent le choix de l'une ou de l'autre solution.* » Et savoir exactement de quoi on parle. Pour la plupart des intervenants à la table ronde précitée, comme pour le consultant spécialisé TechSearch International, un SiP inclut nécessairement plusieurs puces à fonctions différentes, que ces puces soient encapsulées ou non : pas question donc pour eux d'appeler SiP un boîtier dans lequel sont reportées ou empilées des mémoires même s'il s'agit de Ram, flash et autres. Dans ces cas-là, il s'agit de MCP (boîtiers multipuces). En fait, selon les dénominations les plus communément admises, le SoC, ou système sur une puce, peut être défini comme étant une solution monopuce à très haute intégration réalisée en faisant appel à des blocs de propriété intellectuelle internes et de socié-

tés tierces qui peuvent être aussi des descriptions comportementales ou physiques de composants standards. La puce peut intégrer des fonctions analogiques, numériques ou mixtes. De son côté, le SiP, ou système dans un boîtier, est, lui, défini comme étant n'importe quelle combinaison dans un boîtier de plusieurs circuits électroniques de fonctionnalités différentes (encapsulés ou sous forme de puces nues) avec, en option, des passifs et d'autres composants du type Mems ou optiques.

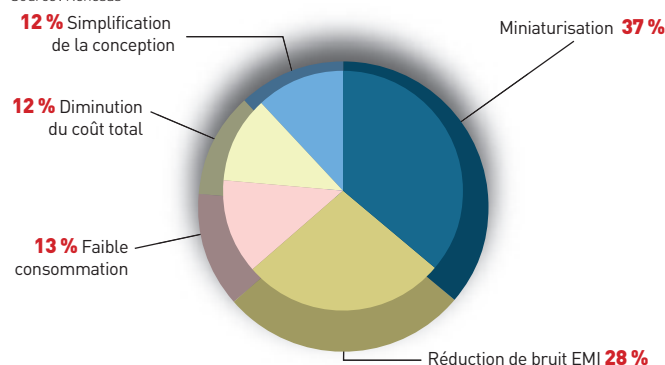
La grande question de la responsabilité

Les deux ont des avantages et des inconvénients (voir encadré) et peuvent servir des secteurs et des besoins différents. Ils devraient donc cohabiter longtemps sur le marché, même si, selon Bryan Lewis, vice-président responsable des études Asic/SoC/FPGA chez Gartner, il est peu probable que le marché des SiP dépasse un jour le tiers de celui des SoC (il serait actuellement égal à 25 % de ce dernier – voir schéma page 27).

Le choix de l'un ou de l'autre dépendra de la fonction demandée, du temps d'accès au marché et des coûts. L'application visée, les blocs d'IP* et les technologies à associer détermineront également bien souvent le choix entre un SiP et un SoC. « Si une seule technologie est mise en cause, le SoC, c'est mieux. Mais s'il s'agit d'intégrer différentes technologies, alors la meilleure solution est le SiP », affirme Christine King, CEO d'AMIS. Ainsi le système sur une puce pourrait-il être considéré comme le chevalier de la technologie Cmos, alors que le SiP permet de mélanger silicium, arséniure de gallium, silicium-germanium et autres. Et si on doit rajouter des

Les raisons d'adopter un SiP

Source : Renesas



Selon une étude réalisée par Renesas Technology auprès de certains clients, la miniaturisation est la principale motivation à l'adoption d'une telle approche, pas seulement pour des raisons d'encombrement mais également pour économiser les matériaux.

SAVOIR DE QUOI ON PARLE

→ **SoC** : en anglais *system on chip*. Un SoC est un circuit intégré complexe qui peut être dédié à un utilisateur ou à une application. Il intègre en général un processeur, des mémoires et des fonctions périphériques.

→ **SiP** : en anglais *system in package*. Un SiP regroupe dans un boîtier de circuit intégré toutes les fonctions, sous forme de puces, d'un système complet. Ces puces nues peuvent être empilées ou reportées côte à côte sur un substrat.

→ **PiP** : en anglais *package in package*. Le PiP est identique au SiP sauf que dans ce cas les puces sont encapsulées dans des boîtiers CSP.

→ **PoP** : en anglais *package on package*. Le PoP est constitué d'un empilement de deux boîtiers chacun pouvant contenir une ou plusieurs puces.

Mems et des capteurs, pas de doute, le SiP s'avère de loin la meilleure solution, même si certains comme Akustica réussissent à intégrer sur une même puce Cmos un Mems et son électronique (voir EI n° 624).

Les SiP actuellement disponibles sont essentiellement des composants standards dédiés (comme les SoC sont dans leur grande majorité des circuits standards dédiés, ou ASSP). Le marché est principalement tiré par les mobiles du fait de la durée de vie relativement courte de ces derniers et des modifications fréquentes des spécifications. Dans ce cas, les problèmes liés à leur développement et leur fabrication sont du ressort des fournisseurs de semiconducteurs et de leurs partenaires en assemblage.

« La fabrication des SiP est de la responsabilité des assembleurs ; ce sont leurs règles qui sont appliquées », explique toutefois Christian Dupuy, d'Atmel Rousset.

Mais dès lors que le système intégré, qu'il le soit sur une puce ou dans un boîtier, doit être taillé sur mesure pour une application, la situation change. De nombreux problèmes se posent aussi bien du côté des SoC que de celui des SiP avec pour les premiers une inflation des coûts et temps de développement à mesure de la diminution des règles de dessin. Les circuits programmables tentent d'appr-

ter une solution avec les FPGA très complexes tels les Stratix II d'Altera ou Virtex 4 de Xilinx mais tous ces FPGA manquent singulièrement, à l'exception des circuits de la famille Fusion d'Actel (voir par exemple EI n° 618), de fonctions analogiques. De fait, il sera très possible de les associer à d'autres fonctions dans un SiP pour former un système complet. Mais, si pour les SoC Asic les coûts et temps de développement peuvent devenir prohibitifs, pour les SiP spécifiques les problèmes ne manquent pas non plus. Ils concernent notamment la multiplicité des fournisseurs, l'absence d'outils dédiés à leur conception ainsi que la responsabilité de cette dernière. Qui est responsable ? Le fournisseur de semiconducteurs, le sous-traitant spécialisé dans l'encapsulation ou l'utilisateur du SiP lui-même ? Tout un nouveau modèle d'activité est à mettre en place.

Pour les PME-PMI

« L'utilisateur veut une solution, son principal fournisseur doit donc être capable, avec l'aide de son partenaire pour l'assemblage, d'intégrer tout ce qu'il faut dans un boîtier, au besoin en achetant lui-même les puces manquantes chez un autre fabricant de semiconducteurs », affirme M^{me} King. « Le choix d'un SiP impose de négocier avec de multiples fournisseurs, donc cela a une influence sur le coût de développement », explique de son côté Mobashar Yazdani, responsable du programme Asic de HP, qui trouve que, de ce point de vue-là comme de celui du manque d'outils de conception, l'approche PoP ne paraît pas si mauvaise. Mais, même avec un seul fournisseur, la question de la fiabilité des puces, sans parler de celle de leur test, demeure entière. Reste que « le SiP est une solution particulièrement intéressante pour les petites et moyennes entreprises », assure Scott Jewler, directeur de la stratégie de STATS ChipPAC.

FRANÇOISE GROVALET

(*) Organisée par Globalpress Connection, cette table ronde sur le thème « SoC vs SiP : le grand débat » était animée par Bryan Lewis, vice-président responsable des études Asic/SoC/FPGA chez Gartner.

* CF LEXIQUE PAGE 48

TOSHIBA

Solutions semi-conducteurs novatrices

pour applications mobiles

- 1 **Interface homme-machine**
Capteur d'éclairage, Amplificateur de puissance, Ecran TFT, Driver TFT, DEL et drivers
- 2 **Bande de base et multimédia**
Caméra Dynastron, SoC pour téléphones portables, Moteur multimédia, Mémoire système, Mémoire amovible
- 3 **Composants RF discrets**
- 4 **Composants standard**

Systemes en boîtier : du SiP au PoP en passant par le PiP, les alternatives ne manquent pas

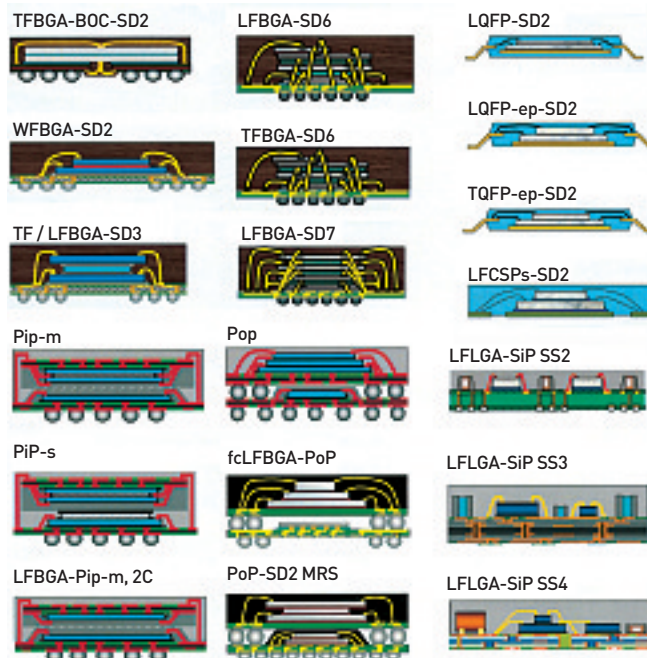
Apparus pour la première fois sur le marché au début des années 2000 pour fournir une alternative économique aux systèmes sur une puce (SoC) face à l'inflation galopante des coûts de développement et de production de ces derniers (voir par exemple *EIH* n° 439, n° 504, n° 507 et n° 549), les systèmes en boîtier (SiP) ne sont pour beaucoup que la remise au goût du jour des circuits hybrides d'autrefois. Circuits hybrides qui s'étaient déjà au cours du temps mués en modules multipuces (MCM), du moins pour les fabricants de semi-conducteurs. D'ailleurs, dans un SiP, comme dans un MCM, les puces (montées retournées ou interconnectées par fil) peuvent être empilées ou reportées côte à côte sur un substrat (silicium, céramique ou circuit imprimé) intégrant ou non des composants passifs, et d'autres dispositifs (capteurs, Mems, connecteurs...). Les spécialistes de l'assemblage que sont Amkor Technology, Asat ou STATS ChipPAC, pour ne citer qu'eux, fournissent d'ailleurs les deux types de solutions (voir schéma). Ces dernières sont mises à profit par les fabricants de circuits pour élargir auprès de leurs clients la notion de système (ou plutôt de sous-système) dans un boîtier.

Associer des technologies réputées incompatibles

Apparus un peu plus tard, les variantes PiP et PoP (voir par exemple *EI* n° 612) peuvent être considérées comme des tentatives de résoudre l'un des problèmes majeurs des systèmes en boîtiers : la difficulté de test des puces nues. Dans ces approches, les puces sont en effet encapsulées et peuvent donc être testées avant assemblage. La différence entre les deux variantes réside dans le fait que, dans un PiP, les puces en boîtiers CSP sont empilées avant enrobage dans un seul boîtier alors que dans les PoP ce sont des boîtiers qui sont empilés. Avec dans ce dernier cas la nécessité d'utiliser un boîtier support légèrement modifié : le dessus de ce dernier est en effet doté de plots d'interconnexions permettant le report du boîtier à billes supérieur. L'ensemble est un peu plus épais qu'un SiP classique (de 1,2 mm à 1,7 mm) et un peu plus coûteux. Dans un PoP, le boîtier supérieur contient typiquement des mémoires, tandis que le boîtier inférieur peut abriter des fonctions numériques, analogiques et/ou mixtes. STATS ChipPAC vient d'ailleurs, dans cette op-

Les SiP revêtent des formes multiples

Source : STATS ChipPAC



tique, de mettre au point une technique permettant d'empiler deux puces dans le boîtier inférieur.

« La puissance des SiP réside dans la possibilité de rassembler différentes technologies et techniques pour créer des produits très intégrés optimisés du point de vue coût, taille et performances », note Amkor Technology. De ce fait, leur potentiel de développement est énorme : selon la société d'études TechSearch International, le marché des SiP, en nombre d'unités, pourrait croître de 20 % par an en moyenne sur la période 2004 à 2009.

Le sans-fil en pointe

La grande majorité des SiP (toutes variantes confondues) disponibles aujourd'hui sont des composants standards dédiés qui associent des fonctions logiques et/ou RF et des mémoires. Ils s'adressent en priorité au marché des appareils portables et se retrouvent notamment dans les radiotéléphones pour les parties interface RF (modules amplificateurs, filtres/commutateurs...), bande de base (processeur avec

mémoires) et émission-réception (modules GPS, Bluetooth, Wi-Fi, réception TV mobile...). De tels dispositifs sont disponibles chez STMicroelectronics, Philips Semiconductors, Samsung Electronics, Spansion, DiBcom par exemple.

Le secteur industriel aussi concerné

Mais on trouve aussi des SiP dédiés aux applications grand public (pour les appareils photo numériques par exemple chez Sharp), informatiques (chez Samsung), industrielles et automobiles. En fait, à chaque fois qu'il est nécessaire de miniaturiser une fonction tout en associant des technologies, telles que numérique, analogique et puissance par exemple, bien souvent sinon incompatibles du moins difficiles à optimiser conjointement. C'est ainsi par exemple qu'Atmel a développé dans son centre de Rousset des cellules analogiques en technologie Cmos 0,18 µm haute tension dédiées à la gestion de la consommation et aux interfaces audio. Ces cellules sont notamment destinées à la fabrication de circuits standards qu'Atmel appelle des compagnons analogiques et qui pourront être encapsulés avec d'autres circuits dans des SiP. « Il est de plus en plus préférable de séparer l'analogique du numérique », affirme ainsi Christian Dupuy, d'Atmel Rousset ; mais comme la miniaturisation reste un leitmotiv de l'industrie électronique, la solution passe par l'intégration des deux fonctions dans un boîtier. Et cela permet, en sus, d'obtenir de vraies performances audio haute fidélité. Atmel a ainsi développé un décodeur MP3 complet dans un boîtier associant un microcontrôleur, un décodeur MP3 et un circuit analogique référencé AT73C213, intégrant un CNA audio stéréo et un amplificateur de puissance.

« Rassembler dans un boîtier discrets, semi-conducteurs de puissance, circuits de commande et contrôleurs permet aux concepteurs d'appiances de réduire le temps et les efforts consacrés à la conception tout en s'assurant qu'ils ont une bonne alimentation de leur appareil », professe de son côté Fairchild Semiconductor. La société américaine a ainsi réuni dans un boîtier toutes les fonctions nécessaires à la commande d'un moteur asynchrone. Ce SiP, appelé Motion-SPM, fournit les fonctions équivalentes à celles de trois commandes demi-pont et six IGBT. ■

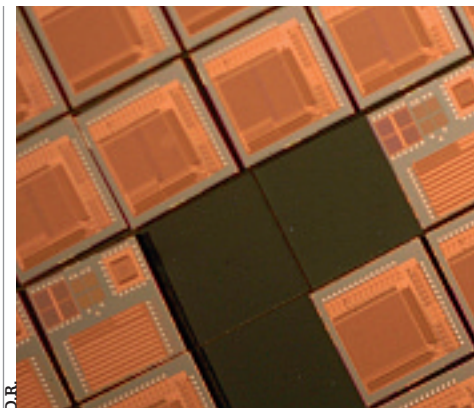
FRANÇOISE GROVALET

Les systèmes en boîtier peuvent revêtir des formes diverses, qu'il s'agisse de l'empilage de puces encapsulées, de boîtiers, ou du report de puces nues côte à côte.

Une deuxième génération de SoC va pousser l'intégration système à un niveau supérieur

La plupart des circuits spécifiques (Asic) ou dédiés (ASSP) complexes sont aujourd'hui des systèmes sur une puce (SoC) : on en trouve par exemple dans les lecteurs MP3, les boîtiers-décodeurs TV, les smartphones et autres radiotéléphones multimédias, les enregistreurs de DVD et les routeurs pour applications sans fil. Selon la définition de la société d'analyse américaine Gartner, ces systèmes sur une puce intègrent, au moins, de la logique, des mémoires et un cœur de processeur. Ces SoC peuvent aussi intégrer des fonctions analogiques ou mixtes, même si de plus en plus de fabricants de semi-conducteurs tendent à vouloir séparer les fonctions purement analogiques des fonctions numériques, les deux technologies étant difficilement optimisables simultanément.

Selon la société d'analyse, les deux types de SoC (Asic et ASSP) se partagent non équitablement un marché qui passerait de 46 milliards de dollars en 2005 à 84 milliards en 2010 (voir schéma). Toujours selon l'analyste, plus de 50 % des designs de circuits



Un SoC intègre au moins un cœur de processeur, des fonctions logiques et des mémoires, selon la définition de Gartner.

Selon Gartner, le marché des SoC atteindrait 84 milliards de dollars en 2010, soit 80% de plus qu'en 2005.

spécifiques lancés dans le monde actuellement sont des SoC, et cette part pourrait passer à 80 % en 2010. La même tendance est valable pour les ASSP avec toutefois une avance d'un à deux ans pour ces derniers. Si l'on en croit Bryan Lewis, vice-président respon-

sable des études Asic/SoC/FPGA chez Gartner, une seconde génération de systèmes sur une puce (SoC) est toutefois en préparation pour porter l'intégration système à un niveau supérieur. Cette seconde génération pourrait générer un marché de 5 milliards de dollars dès cette année et de 30 milliards à l'horizon 2010. Elle s'articulera autour du concept de plate-forme, un concept déjà très en vogue dans le monde des circuits spécifiques, qu'il s'agisse de circuits à base de cellules, de réseaux structurés ou de prédiffusés programmables.

Des circuits multifonctions et multi OS

Mais cette seconde génération ira encore plus loin. Il s'agira d'un « circuit multifonctionnel intégrant plusieurs cœurs de processeurs, chacun pilotant un sous-système disposant de son propre système d'exploitation et de ses API », explique M. Lewis, citant en exemple les plates-formes de première génération OMAP2 de Texas Instruments, Nexpria de Philips Semiconductors et UniPhier de Panasonic. Ces plates-formes pourront intégrer différents types de technologies. Mais « bien du travail reste à faire, tant du

côté des outils de conception au niveau système [ESL] que de la réutilisation des blocs de propriété intellectuelle et des logiciels embarqués avant de maîtriser cette seconde génération de SoC », affirme M. Lewis.

En attendant, il existe déjà une multitude de solutions pour intégrer un sous-système complet sur une puce. Le nec plus ultra du SoC est aujourd'hui fabriqué en technologie Cmos 90 nm, qu'il s'agisse de circuits spécifiques ou de circuits programmables ; mais, dans l'un comme dans l'autre cas, les circuits 65 nm pointent leur nez de façon de plus en plus insistante. Les deux principaux fournisseurs de circuits programmables, Altera et Xilinx, qui ont fait beaucoup d'efforts pour rattraper leur retard technologique relatif, se situent désormais sur un pied d'égalité avec leurs collègues spécialistes des Asic. Tant en ce qui concerne les technologies de fabrication que la complexité de leurs circuits et/ou l'utilisation de cœurs de processeurs (intégrés dans certaines plates-formes de Xilinx). De son côté, Actel va encore plus loin et intègre des fonctions analogiques et mixtes dans ses FPGA.

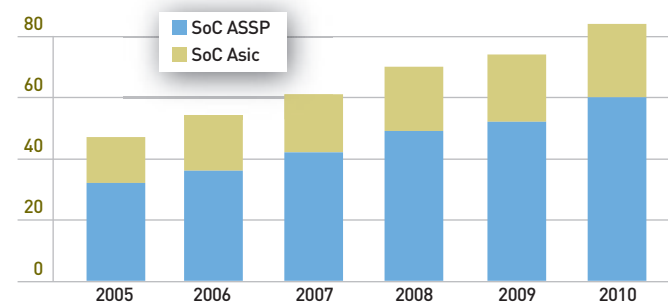
Le principal problème lié à la conception des SoC, et qui explique probablement la relative stagnation à l'avenir du marché des circuits spécifiques sur une puce (SoC Asic - voir schéma), est l'inflation des coûts et temps de développement. S'y rajoute le problème récurrent de l'utilisation sur une même puce de blocs d'IP* d'origines différentes, en dépit des efforts d'organisations comme VSIA, OCP-IP et autres. Les principaux fournisseurs de SoC spécifiques sont à ce jour, par ordre alphabétique, Fujitsu, IBM, LSI Logic, Nec Electronics, Philips Semiconductors, STMicroelectronics, Texas Instruments et Toshiba.

FRANÇOISE GROVALET

* CF LEXIQUE PAGE 48

Evolution du marché des SoC (en milliards de dollars)

Source : Gartner



Laird
TECHNOLOGIES

DÉPOSE DE JOINT

La technologie de joint « form in place (formé sur pièce) » est un système automatisé de dépose de joint conducteur CEM sur des substrats métalliques ou plastiques. Cette technologie est particulièrement appropriée pour les applications telles que les téléphones portables, les PDAs, les stations de base, les radios et de nombreux autres boîtiers cloisonnés plastiques et métalliques et des ensembles électroniques.

- Le joint « formé sur pièce » est une solution économique, car il réduit la quantité de matière première et les temps d'assemblage
- Les joints se polymérisent à température ambiante. Ceci permet aussi l'usage des substrats plastiques ou métalliques à faible coût
- Haute efficacité de blindage : 85-100dB jusqu'à 10GHz
- Le gabarit de positionnement se fixe sur un plan de travail de seulement 1,2m x 0,9m et permet de traiter à la fois les prototypes et les grandes séries
- Les joints « formés sur pièce » laissent plus d'espace pour des composants critiques sur le circuit imprimé et réduisent les dimensions des ensembles électroniques

LEADERS DANS LE BLINDAGE EMI

global solutions :
local support™

E: euroinfo@lairdtech.com
T: +33-(0)-1-69-49-79-79
www.lairdtech.com/europe

