

Nanoelektronik: IBM-Cheftechnologie Bernard S. Meyerson sieht physikalische Limits der herkömmlichen Chipstechnologie erreicht

„Atome lassen sich nicht verkleinern“

VDI Nachrichten, Monterey, 13. 4. 06, jdb -

Da Mikroelektronik schon seit einigen Technologiegenerationen eigentlich Nanoelektronik ist, rücken fundamentale physikalische Grenzen näher. „Atome lassen sich nicht verkleinern“, umreißt Bernard S. Meyerson, Cheftechnologie bei IBM, das Problem. Mit der stetigen Verkleinerung der Chips und damit „automatisch“ auch Leistungssteigerung und Preissenkung sei es bald vorbei.

Moores Law ist für jeden der Chip-technologen seit Jahrzehnten das oberste Gesetz des technischen Fortschritts. „Dabei sagt Moore eigentlich nur, dass Chips kontinuierlich kleiner und damit leistungsfähiger und billiger werden“, meint IBM-Cheftechnologie Bernard S. Meyerson auf dem Globalpress-Electronics-Summit im kalifornischen Monterey. Eigentlich sei es damit nur eine wichtige ökonomische Regel. „Es sagt aber nicht, wie wir diesen kontinuierlichen Prozess tat-



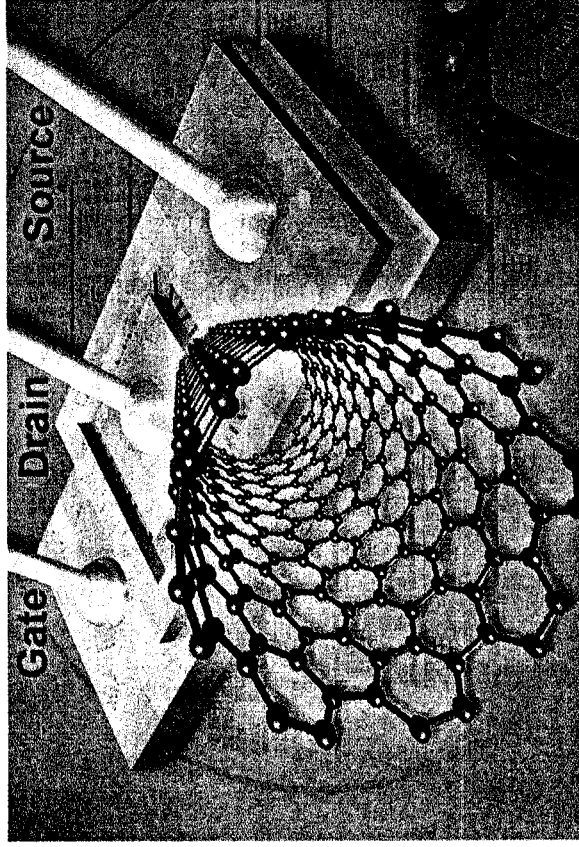
Bernard S. Meyerson von IBM: „Grenzen der Verkleinerung erreicht.“ Foto: jdb

sächlich umsetzen.“

Als Mikroelektronik noch im Mikrometer-Maßstab gemessen wurde, war das einfach: Die Strukturen auf den Chips wurden verkleinert, damit die Chips kleiner, billiger und praktischerweise meist auch noch schneller. „Dieses klassische Scaling“, so Meyerson, „stößt jetzt im Nanoelektronik-Maßstab eindeutig an Grenzen.“ Wenn Schichten in heutigen Chips nur noch fünf Atomlagen dick seien, ließen sie sich eben nicht einfach auf 2,5 Atomlagen halbieren. „Atome lassen sich nicht verkleinern!“, benennt Meyerson eine physikalische Realität.

Um dennoch zumindest für eine begrenzte Zukunft den Vorgaben des Mooreschen Gesetzes weiter folgen zu können, hilft nicht mehr reines Skalieren, es sind Innovationen nötig. Meyerson: „Neue Isolatoren, teilweise mit hoher oder niedriger Dielektrizitätskonstante, neue Leiter wie Kupfer, aber auch bessere Basismaterialien wie strained silicon sind Innovationen, die uns helfen, das Limit weiter hinauszuschieben.“

Doch je näher die Chipstrukturen sich einstelligen nm-Dimensionen nähern, desto problematischer werde auch dieses. Schon heute wird aufwändigen Designmethoden – Stichwort „Design for Manufacturing“ (DFM) – versucht, physikalische Einflüsse frühzeitig in den Entwicklungsprozess einer Schaltung einzubringen.



Nanoröhren aus Kohlenstoff sind aussichtsreiche Kandidaten für die Nachfolge der derzeitigen Cmos-Halbleitertechnologie. Foto: Infineon

Nur so lassen sich z. B. die aktuellen Strukturen derzeit noch mit Licht von 193 nm Wellenlänge belichten.

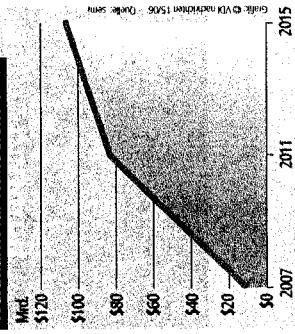
„DFM kommt langsam in die Jahre“, sagt Meyerson provozierend und proklamiert das Modell des „Hollistischer“ Designs. Was das heißt, erläutert er so: „Man muss sich über jedes Detail zu jeder Zeit Gedanken machen. Alles hat Einfluss auf alles und jedes Detail ist zu optimieren.“ Seine Botschaft: Die Reise in neue Chipwelten ist noch nicht zu Ende, sie wird nur immer komplexer.

Zum Trost hat Meyerson aber auch Alternativen parat: Neue Architekturen, wie das derzeit reüssierende Moorell mehrerer Prozessorkerne, bringen Leistungssteigerungen, ohne dass jeweils die Chipstechnologie bis an den Rand des Machbaren getrieben werden müsste.

Auf diese Weise, da ist Meyerson überzeugt, kann die klassische Cmos-Halbleitertechnologie noch einige Jahre überleben. „Cmos stößt zwar an Grenzen, aber in den nächsten fünf bis zehn Jahren sehe ich noch keine neue Technologie für den Massenmarkt.“ Danach aber schlägt die Stunde der Na-

JENS D. BILLERBECK
www.ibm.com; www.infineon.com

Weltmarkt für Nanoelektronik



Stürmisches Wachstum beschleunigen die Marktforscher der Nanoelektronik in den kommenden Jahren.

Testen Sie unseren „CoPiloten“!

FERCHAUEvents

Erleben Sie FERCHAU auf der Hannover Messe vom 24.-28.04.2006, Halle 17, Stand D40 und Halle 2, Stand D52/1, www.ferchau.de



FERCHAU
ENGINEERING