

E-Summit Technische Impressionen aus Kalifornien

Auch in diesem Jahr veranstaltete die Global Press Connection einmal das E-Summit. Es ist ein Treffen von Firmenvertretern und Journalisten, bei dem jedesmal ein intensiver Informations- und Gedankenaustausch stattfindet. Hier nunmehr einige interessante Informationen.



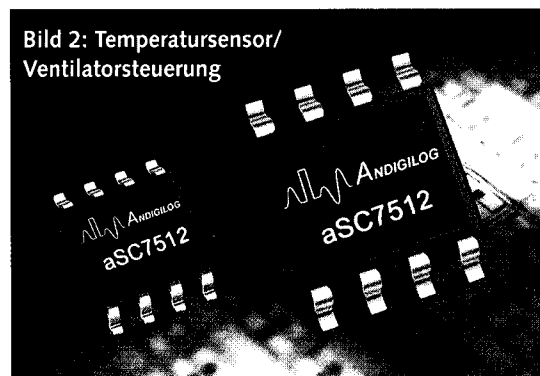
Henning Wriedt
USA-Korrespondent
hwriedt@earthlink.net

Die **Akustica Inc.** wurde 2001 in Pittsburgh, PA, gegründet, um mit einer Finanzierung in Höhe von 28 Millionen US-Dollar CMOS-MEMS-Patente der Carnegie Mellon University kommerziell zu vermarkten. Mit einem Aufsehen erregenden Mikrofon auf einem Chip will das Unternehmen nunmehr das in die Jahre gekommene Elektret-Mikrofon ablösen. Der neue omnidirektionale Mikrofonchip AKU 2000 (Bild 1) integriert auf einem Chip einen Akustikumsetzer, einen analogen Ausgangsverstärker und einen Sigma-Delta-Modulator der vierten Ordnung. Das Ausgangssignal ist entweder PWM (Pulse Density Modulated) oder ein 1-Bit-Digitaldatenstrom. Beides lässt sich dann problemlos weiterverarbeiten, wobei dieses Signal immun gegenüber Störsignalen ist. Weitere besondere Merkmale des Mikrofonchips sind unterstützte Taktsignale von 1 bis 4 MHz, eine Betriebsspannung von 2,8 bis 3,6 V und ein Stromverbrauch im «Power-down»-Modus von nur 75 μ A.

Jim Rock, Mitbegründer und CEO des Unternehmens, sagt: «Zum einen bringen wir mit dem neuen Chip nunmehr MEMS-Bauelemente in einen breiten Markt – und zum anderen helfen wir den Herstellern von Laptop-PCs, Handys und anderen digitalen Mediaprodukten, die vorherrschenden akustischen Probleme zu überwinden, die bisher eine weite Adaptierung von VoIP und anderen sprachbasierenden Applikationen unterbinden.»

Temperaturerfassung und Ventilatorsteuerung

Andigilog (www.andigilog.com), bekannt für thermische Managementlösungen, stellte jetzt unter der Bezeichnung aSC 7512 (Bild 2) einen Systemcontroller vor, der eine genaue, entfernte Temperaturerfassung mit $\pm 1^\circ\text{C}$ und eine automatische,



programmierbare Ventilatorsteuerung integriert. Hoch- und niederfrequentes PWM wird unterstützt. Weitere besondere Merkmale sind ein 2-Draht-Interface (SMEBus 2.0, digital), einstellbare Ventilator-Steuerparameter, Störspannungsfiler, optionale Alarmausgänge sowie MSOP- oder SOIC-Gehäuse.

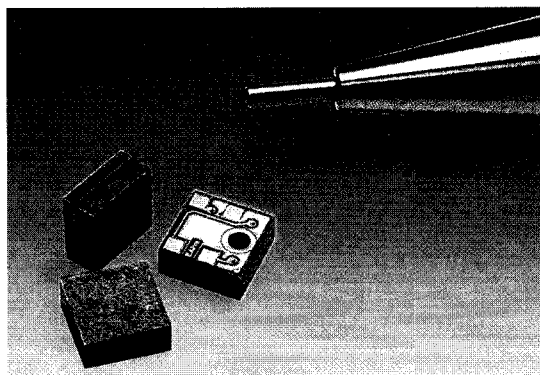
Ebenfalls neu vorgestellt wurde der aMC 8500, ein Ansteuer-IC für bürstenfreie DC-Ventilatoren, wie zum Beispiel in den neuesten PCs mit dem BTX-Formfaktor. Auf dem Chip befindet sich unter anderem eine MOSFET-Motoransteuerung ($0,5\Omega$), programmierbare Geschwindigkeitseinstellungen, ein Hallempfänger mit sehr guter Störunterdrückung sowie Strom sparende Power-Down-Einstellungen. Analoge und digitale PWM-Signale werden unterstützt.

Multi-Core-DSPs für die professionelle Multimediatechnik

Cradle Technologies (www.cradle.com) wurde 1998 als ein «Fabless»-Halbleiterunternehmen mit einem Finanzrahmen von 18 Millionen Dollar gegründet. Mithilfe eines eigenen Designcenters in Indien konzentriert man sich auf Applikationen im Multimediabereich. Die erste Produktreihe besteht aus erstmals erhältlichen Multi-Core-DSPs (MDSPs). Die Serie CT 3600 bietet ein ausgezeichnetes Preis/Leistungs-Verhältnis und ist eine sehr leistungseffiziente und programmierbare DSP-Reihe. Es handelt sich hier wohl um den weltweit ersten 16-kanaligen, digitalen Videorekorder auf einem Chip.

Der neueste MDSP mit der Bezeichnung CT 3616 kann bis zu 16 DSP-Cores und 8 GPP-Prozessoren ins Spiel bringen, wobei die zugrunde liegende Architektur eine Aufwärts- und Abwärtsskalierung

Bild 1: Digitalmikrofon im Grössenvergleich



jederzeit zulässt. Zukünftige Veränderungen in Videostandards und Algorithmen werden dadurch in der Produktplanung sicher abgefangen und erfordern aufgrund der Softwareprogrammierung für den OEM kein Redesign. Die Verarbeitungsleistung des CT 3616 (Bild 3) von bis zu 96 000 8-Bit-MegaMACs wird ergänzt mit 400-KByte-RAM, einem DDR-SDRAM-Controller und bis zu 144 programmierbaren E/A-Pins.

Sicherheitsprozessor für Netzwerke

Sensory Networks (www.sensorynetworks.com) wurde im Jahr 2002 gegründet, verfügt über Niederlassungen in Kalifornien, England und Australien, und konzentriert sich mit seinen Produkten auf die Sicherheit in Datenetzen. Im Mittelpunkt des Produktangebots steht NodalCore-X, eine Sicherheits-Prozessoreinheit (SPU), die als paralleler Co-Prozessor die Host-CPU bei der Bewältigung der Sicherheitsaufgaben (Antispam, Intrusion Detection, Content Classification) entlastet und den Da-

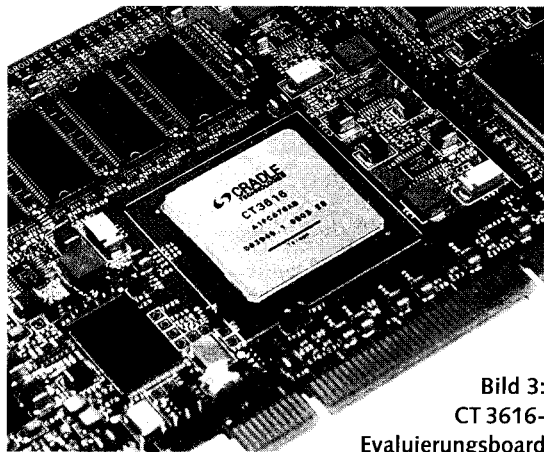


Bild 3:
CT 3616-
Evaluierungsboard

tendurchsatz zusätzlich beschleunigt. Die SPU basiert auf einem Datenstrom-Verarbeitungsmodell.

Die SPU-Reihe ist Kern verschiedener Steckkartensysteme (plug-and-play) und Komplettlösungen, die alle eine adaptierbare und reprogrammierbare Hardwarelösung darstellen, die an neue Anforderungen schnell angepasst werden kann, ohne dass die Host-CPU ausgewechselt werden muss.

In Zusammenarbeit mit Xilinx stellte Sensory Networks während der RSA Security Conference eine hoch skalierbare, FPGA-basierende Sicherheits-Beschleunigungslösung für den UTM-Markt (Unified

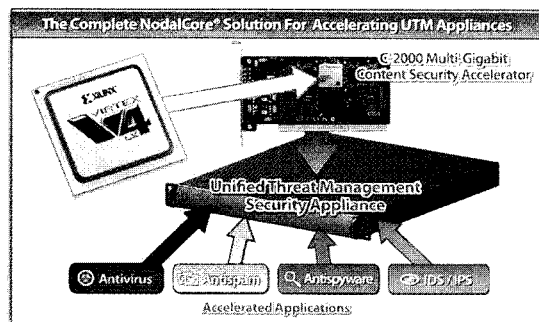


Bild 4: Die komplette NodalCore-Lösung

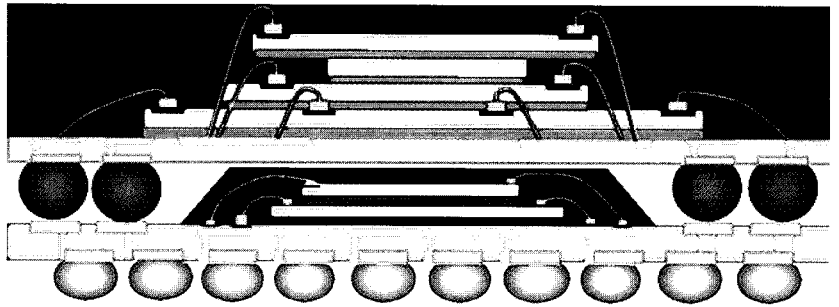


Bild 5:
Prinzipdarstellung eines
3D-Chipstapels

Threat Management) vor (siehe Bild 4). Die hier erzielten Durchsatzraten betragen bis zu 10 GBit/s.

Stapelchips erhöhen Funktionsdichte

STATSChipPAC (www.statschippac.com), beheimatet in Singapur, hat sich als Dienstleister in Sachen Gehäuse-Techniken für die Halbleiterindustrie spezialisiert. Die neueste Produktvariante ist in diesem Bereich das «Package-on-Package»-Konzept (PoP). Hierbei handelt es sich um die 3D-Anordnung von Chip-Gehäusen während der Board-Bestückung (Bild 5). Der Anwender erhält damit bei nur wenig mehr Raumbedarf eine wesentlich höhere Funktionsdichte. Wie aus der Abbildung ersichtlich ist, wird das obere Gehäuse in einer FPBGA-Konfiguration (Fine Pitch Ball Grid Array) auf das untere Gehäuse aufgesetzt. Die Bauhöhe erreicht in der Regel nicht mehr als 1,2 mm.

Das Unternehmen entwickelte zudem eine spezielle Version des PoP-Konzepts (VFBGA-POPb-SO2), mit der sich z.B. ein digitaler Basisbandprozessor und ein analoges Basisband integrieren lassen. Um zwei Dies im unteren Gehäuse zu integrieren, verwendet das Unternehmen spezielle Fertigungstechniken. Das PoP-Konzept ist ideal für die Integration von Logik und Speicher.

Per Masken rekonfigurierbares IP

Seit der Gründung im Jahr 1996 hat **Lightspeed** (www.lightspeed.com) vier per Masken reprogrammierbare IP-Architekturen für Logik, E/A und embedded Test in den Markt gebracht. Besondere Vorteile davon haben sowohl IDM-Halbleiterhersteller als auch Fabless-Unternehmen, die sich mit der SoC-Integration befassen müssen. Lightspeeds Lösung, einschliesslich Logikarrays, basiert auf Standardzellen. Damit ist ein schneller und effizienter Support in jeder Foundry für jeden Prozessnode sichergestellt, denn die Charakterisierung und Qualifizierung wurden bereits bei der Entwicklung der Zellenlibrary abgeschlossen.

Mit dem neuen Verfahren lassen sich zum Beispiel kostengünstige ASSP-Produktserien erweitern und anpassen, die E/A-Standards von Plattform-ASICs mit nur einer Metallmaske verändern sowie AutoTest und SiliconView in strukturierte ASIC-Familien einbinden. Selbstverständlich werden zahlreiche Signalstandards unterstützt. Die MultiFunction-I/Os bieten dem Anwender mit dem Verfahren eine hohe Flexibilität bei der SoC-Entwicklung oder Realisierung strukturierter ASICs.